

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-306782

(43)Date of publication of application : 22.11.1996

(51)Int.Cl.

H01L 21/768

C25D 13/02

H01L 21/28

(21)Application number : 07-129184

(71)Applicant : SONY CORP

(22)Date of filing : 28.04.1995

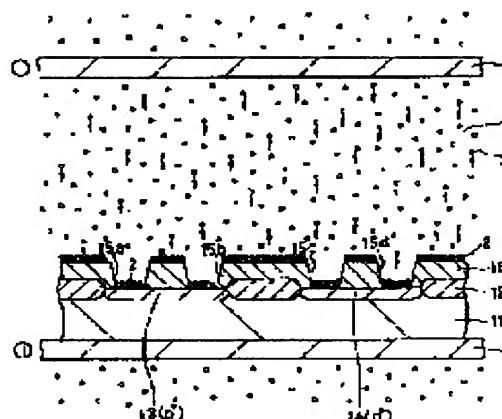
(72)Inventor : MIZUMURA AKIRA

(54) FABRICATION OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To eliminate the problem that TiN, being employed as a barrier metal at a contact part, is stripped when a contact hole is filled with W deposited by blanket CVD while preventing the generation of an air gap in the W layer.

CONSTITUTION: Ti particles 2 are deposited by electrophoresis on a p+ type diffusion layer 13 and an n+ type diffusion layer 14 formed in contact holes 15a-15d made through an interlayer insulating film 15. The Ti particles 2 are then caused to react on the p+ type diffusion layer 13 and the n+ type diffusion layer 14 through heat treatment thus depositing TiSi₂. Subsequently, TiN is deposited on the entire surface by sputtering followed by deposition of W by blanket CVD. The W layer is then etched back thus obtaining a structure where the contact holes 15a-15d are filled with W. Thereafter an interconnection contacting the W layer is formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-306782

(43) 公開日 平成8年(1996)11月22日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/768			H 0 1 L 21/90	C
C 2 5 D 13/02			C 2 5 D 13/02	Z
H 0 1 L 21/28	3 0 1		H 0 1 L 21/28	3 0 1 R 3 0 1 L

審査請求 未請求 請求項の数7 F D (全 7 頁)

(21) 出願番号 特願平7-129184

(22) 出願日 平成7年(1995)4月28日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 水村 章

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

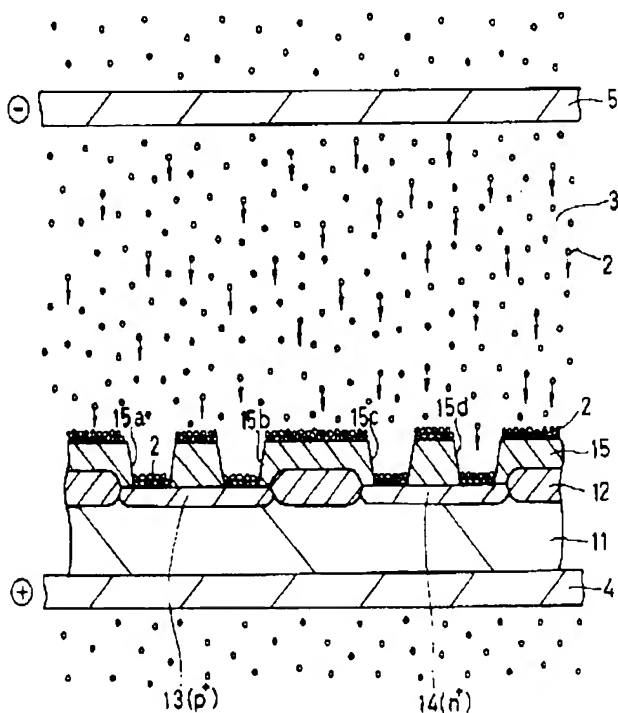
(74) 代理人 弁理士 杉浦 正知

(54) 【発明の名称】 半導体装置の製造方法

57: 【要約】

【目的】 プランケットCVD法などによりW膜を堆積させてコンタクトホールを埋める場合に、バリアメタルとしてコンタクト部に用いられるTiN膜の剥がれの問題を解消し、また、そのW膜中に空隙が発生するのを防ぐ。

【構成】 層間絶縁膜15のコンタクトホール15a～15dの内部におけるp+型拡散層13およびn+型拡散層14上に電気泳動法によりTi粒子2を堆積させ、熱処理によりTi粒子2とp+型拡散層13およびn+型拡散層14とを反応させてTiSi₂膜を形成する。次に、スパッタリング法により全面にTiN膜を堆積させた後、プランケットCVD法によりW膜を堆積させ、さらにこのW膜をエッチバックし、コンタクトホール15a～15dの内部がW膜で埋められた構造を形成する。この後、W膜とコンタクトした配線を形成する。



【特許請求の範囲】

【請求項1】 絶縁膜に設けられたコンタクトホールを、
として第1の導電層に第2の導電層を接続する半導体装
置の製造方法において、

上記コンタクトホールの内部における上記第1の導電層
上に電気泳動法により金属粒子を堆積させる工程を有す
ることを特徴とする半導体装置の製造方法。

【請求項2】 上記第1の導電層は拡散層であることを
特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 上記拡散層はシリコンからなることを特
徴とする請求項2記載の半導体装置の製造方法。

【請求項4】 上記第1の導電層は金属からなることを
特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 上記コンタクトホールの内部における上
記第1の導電層上に上記金属粒子を堆積させた後、熱処
理を行うことにより上記金属粒子と上記第1の導電層と
を反応させる工程をさらに有することを特徴とする請求
項1記載の半導体装置の製造方法。

【請求項6】 絶縁膜に設けられたコンタクトホールを
として拡散層に金属配線を接続する半導体装置の製造方
法において、

上記コンタクトホールの内部における上記拡散層上に電
気泳動法により金属粒子を堆積させる工程と、
熱処理を行うことにより上記金属粒子と上記拡散層とを
反応させて上記コンタクトホールの内部における上記拡
散層上に金属化合物膜を形成する工程と、

さらに上記金属化合物膜上に窒化チタン膜を堆積さ
せる工程と、

上記コンタクトホールの内部における上記窒化チタン膜
上にタングステン膜を堆積させて上記コンタクトホール
を埋める工程と、

上記タングステン膜と接続された上記金属配線を形成す
る工程とを有することを特徴とする半導体装置の製造方
法。

【請求項7】 上記拡散層はシリコンからなり、上記金
属配線はアルミニウムまたはアルミニウム合金からなる
ことを特徴とする請求項6記載の半導体装置の製造方
法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、半導体装置の製造方
法に関し、例えば、配線コンタクト部にバリアメタルを
用いる半導体装置の製造に適用して好適なものである。

【0002】

【従来の技術】 従来、半導体装置において拡散層に配線
をコンタクトさせる方法として、次のような方法が知ら
れている。

【0003】 すなわち、図11に示すように、p型シリ
コン（Si）基板101中にn+型拡散層102を形成
した後、p型Si基板101の全面に層間絶縁膜103

を堆積させ、この層間絶縁膜103のうちのn+型拡散
層102上の部分にコンタクトホール104を形成す
る。次に、スパッタリング法によりチタン（Ti）膜1
05および窒化チタン（TiN）膜106を全面に順次
堆積させる。TiN膜106は、配線コンタクト部にお
けるバリアメタルとして用いられるほか、後述のタング
ステン（W）膜108の下地に対する密着性を向上させ
るために用いられる。この後、熱処理を行うことにより
Ti膜105とn+型拡散層102とを反応させてチタ
ンシリサイト（TiSi₂）膜107を形成する。この
TiSi₂膜107は、後述の配線109をn+型拡散
層102にオーミックコンタクトさせるためのものである。

【0004】 次に、図12に示すように、例えば六フ
化タングステン（WF₆）をW原料として用いたフラン
ケットCVD法によりコンタクトホール104の内部に
おけるTiN膜107上にW膜108を堆積させ、さら
にこのW膜108のエッチバックを行い、このW膜10
8によりコンタクトホール104の内部が埋められた構
造を形成する。この後、W膜108とコンタクトするよ
うにアルミニウム（Al）系の配線109を形成する。

【0005】

【発明が解決しようとする課題】 しかしながら、上述の
従来の半導体装置の製造方法においては、図11に示す
ように、スパッタリング法によりTi膜105を堆積さ
せたときにコンタクトホール104の上部のエッジ近傍
でオーバーハングが生じ、それによって次に堆積される
TiN膜107にもTi膜105のオーバーハング部の
近傍の部分にさらに大きなオーバーハングが生じる。そ
の結果、このオーバーハング部の下部のTiN膜107
が薄くなる。そして、後にフランケットCVD法により
W膜108を堆積させる際に、この薄い部分のTiN膜
107を通してWF₆ガスがこのTiN膜107とTi
膜105との界面に侵入することにより、TiN膜10
7がTi膜105から剥がれ、それが半導体装置の不良
の原因になるという問題があった。

【0006】 この問題を解決するために、TiN膜10
7を形成した後に650℃程度の熱処理を行うことによ
りこのTiN膜107の膜質を向上させる方法がある
が、TiN膜107自体が薄くなっているため、この方
法によってもWF₆の侵入を防ぐことは困難であり、し
たがってTiN膜107の剥がれを防止することはでき
なかった。

【0007】 この問題は、コンタクトホール104のア
スペクト比が大きくなるにしたがってその底部における
TiN膜107の厚さが減少するため、スパッタリング
法により堆積させるTiN膜107の厚さをより大きく
する必要があり、それによってこのTiN膜107のオ
ーバーハングはさらに大きくなることから、より深刻に
なる。

【0008】一方、上述の従来の半導体装置の製造方法においては、上述のようにT₁N膜107のオーバーハングが大きくなることにより、その後に行われるW膜108の堆積によるコンタクトホール104の埋め込みが不十分になり、図12に示すようにW膜108中に空隙（ボイド）110が形成されてしまうため、コンタクト不良の原因になるという問題があった。

【0009】したがって、この発明の目的は、フランク・CVD法などによりタングステン膜を堆積させてコンタクトホールを埋める場合に、バリアシクルとしてコンタクト部に用いられる窒化チタン膜の剥がれの問題がない半導体装置の製造方法を提供することにある。

【0010】この発明の他の目的は、フランク・CVD法などによりタングステン膜を堆積させてコンタクトホールを埋める場合に、そのタングステン膜中に空隙が発生するのを防止することのできる半導体装置の製造方法を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するためには、この発明は、絶縁膜に設けられたコンタクトホールを介して第1の導電層に第2の導電層を接続する半導体装置の製造方法において、コンタクトホールの内部における第1の導電層上に電気泳動法により金属粒子を堆積させる工程を有することを特徴とするものである。

【0012】ここで、金属粒子としては、一般的には、高融点金属からなるもの、例えば、チタン（Ti）、コバルト（Co）、白金（Pt）などからなるものが用いられる。

【0013】この発明においては、典型的には、第1の導電層は拡散層であり、例えばシリコンからなる。第1の導電層は、場合によっては金属からなるものであってもよい。具体的には、例えば第1の導電層が金属配線である場合である。また、第2の導電層は、金属、例えばアルミニウムまたはアルミニウム合金からなる。第2の導電層は、具体的には、例えば金属配線である。

【0014】この発明の典型的な実施形態においては、コンタクトホールの内部における第1の導電層上に金属粒子を堆積させた後、熱処理を行うことにより金属粒子と第1の導電層とを反応させる工程をさらに有する。この熱処理により、例えば、第1の導電層がシリコンからなる拡散層である場合、金属粒子とその拡散層とが反応して金属シリサイド膜が形成される。なお、このように金属粒子の堆積後に熱処理を行う場合には、第1の導電層が金属からなるものであるとき、この金属としては、熱処理に耐えられるもの、すなわち高融点金属、例えばタングステン（W）が用いられる。

【0015】また、この発明は、絶縁膜に設けられたコンタクトホールを介して拡散層に金属配線を接続する半導体装置の製造方法において、コンタクトホールの内部における拡散層上に電気泳動法により金属粒子を堆積さ

せる工程と、熱処理を行うことにより金属粒子と拡散層とを反応させて拡散層上に金属化合物膜を形成する工程と、少なくとも金属化合物膜上に窒化チタン膜を堆積させる工程と、コンタクトホールの内部における上記窒化チタン膜上にタングステン膜を堆積させてコンタクトホールを埋める工程と、タングステン膜と接続された金属配線を形成する工程とを有することを特徴とするものである。

【0016】ここで、典型的には、拡散層はシリコンからなり、金属配線はアルミニウムまたはアルミニウム合金からなる。特に、拡散層がシリコンからなる場合には、金属化合物膜は、金属粒子としてチタン粒子を用いた場合にはチタンシリサイド膜であり、金属粒子としてコバルト粒子を用いた場合にはコバルトシリサイド膜であり、金属粒子として白金粒子を用いた場合には白金シリサイド膜である。

【0017】

【作用】上述のように構成されたこの発明による半導体装置の製造方法においては、電気泳動法により、その後の超音波流水洗浄などを併用することで、コンタクトホールの内部における第1の導電層上にのみ金属粒子を堆積させることができる。そして、例えば第1の導電層がシリコンからなる拡散層である場合には、熱処理を行うことによりこの金属粒子と拡散層とを反応させて、第2の導電層を拡散層にオーミックコンタクトさせるための金属化合物膜、例えばチタンシリサイド膜を形成することができる。このため、従来のようにチタンシリサイド膜を形成するためのチタン膜を堆積させる必要がなくなり、したがってその後にはバリアシクルなどとして堆積される窒化チタン膜が、フランク・CVD法によりタングステン膜を堆積させる際に剥がれる問題がない。これによって、この窒化チタン膜の剥がれに起因する不良がなくなる。

【0018】また、窒化チタン膜を堆積させる前にチタン膜を堆積させる必要がないため、この窒化チタン膜をスパッタリング法により堆積させたときに、コンタクトホールの上部のエッジ近傍に発生するオーバーハングを少なくすることができる。これによって、タングステン膜に空隙が形成されるのを防止することができる。

【0019】

【実施例】以下、この発明の実施例について図面を参照しながら説明する。

【0020】まず、この発明の実施例においてT₁粒子の堆積に用いられる電気泳動装置について説明する。図1はこの電気泳動装置を示す。

【0021】図1に示すように、この電気泳動装置においては、電気泳動槽1内に、例えばバルクT₁を粒子状に粉砕することにより形成されたT₁粒子2が分散された絶縁性液体3が入れている。このように絶縁性液体3中にT₁粒子2を分散させると、T₁粒子2と絶縁

性液体3との接触電位差により、Ti粒子2と絶縁性液体3との界面に電気二重層が形成され、見かけ上絶縁性液体3中でTi粒子2が帯電する。ここでは、この絶縁性液体3中において、Ti粒子2は負に帯電していると仮定する。なお、この現象は、金属粒子全般に起こり得るものである。

【0022】絶縁性液体3としては、例えば純水を用いることができる。この場合、この絶縁性液体3中でTi粒子2が有する電荷量を調整するために、それに塩化カリウム、KClなどを添加してpHを変えるようにしてもよい。

【0023】絶縁性液体3中には一対の電極4、5が入れられており、これらの電極4、5間に電圧が印加されるようになっていく。この場合、電極4が正極、電極5が負極として用いられる。そして、正極である電極4上は、Ti粒子2を堆積させるべき試料6が装着されるようになっていく。この電極4はまた、電気泳動槽1内の絶縁性液体3に対して出し入れ可能に構成されている。この電極4からの試料6の装着は、この電極4を絶縁性液体3から取り出した状態において行われる。ここで、試料6は、例えば真空吸着により電極4上に装着することができるようになっていく。

【0024】電極4、5の間隔は、必要に応じて選択することができるものであるが、電極4、5間に発生する電場を強くし、Ti粒子2の電気泳動を有効に行わせる観点からは、他に支障が生じない限り小さくするのが望ましい。具体的には、この電極4、5の間隔は、例えば、電極4上に装着された試料6と電極5との間隔が1mm以内になるような間隔とする。

【0025】さて、この発明の一実施例においては、まず、図2に示すように、p型またはn型のSi基板11により分離用の例えばSiO₂膜からなるフィードバック絶縁膜12、p+型拡散層13、n+型拡散層14、例えばSiO₂膜からなる層間絶縁膜15およびコンタクトホール15a~15dを形成する。

【0026】次に、図1に示す電気泳動装置において電気泳動槽1内の絶縁性液体3から電極4を取り出した状態においてこの電極4上に上述のp型Si基板11を装着する。

【0027】次に、このp型Si基板11が装着された電極4を電気泳動槽1内の絶縁性液体3の中に入れる。次に、電極4、5間に電極4が正極、電極5が負極となるように一定の電圧を印加し、電極4から電極5に向かう電場を発生させる。すると、図3に示すように、この電場により、絶縁性液体3中においてTi粒子2が電気泳動を行って電極4側に引き寄せられ、その上に装着されたp型Si基板11上にTi粒子2が堆積する。このとき、Ti粒子2は、コンタクトホール15a~15dの内部におけるp+型拡散層13およびn+型拡散層14上のほか、層間絶縁膜15上にも堆積する。

【0028】上述のようにして所要の量のTi粒子2を堆積させた後、絶縁性液体3からp型Si基板11を電極4とともに取り出す。このとき、図4に示すように、電極4上に装着されたp型Si基板11の表面には電極4から注入された正電荷が存在しており、この正電荷と負に帯電したTi粒子2との間にクーロン力が働いていることから、絶縁性液体3からp型Si基板11を取り出した後においても、Ti粒子2はコンタクトホール15a~15dの内部におけるp+型拡散層13およびn+型拡散層14上に保持されている。層間絶縁膜15上には堆積されたTi粒子2は、この層間絶縁膜15上のTi粒子2とp型Si基板11の表面の正電荷との間に働くクーロン力は、それらの間の距離が大きいためにより弱いので、例えば超音波流水洗浄を行うことにより除去する。この除去は容易に行うことができる。図5はこのときの状態を示す。

【0029】次に、電極4からp型Si基板11を取り外した後、このp型Si基板11を熱処理することにより、p+型拡散層13およびn+型拡散層14とその上に堆積されたTi粒子2とを反応させる。これによって、図6に示すように、コンタクトホール15a~15dの内部におけるp+型拡散層13およびn+型拡散層14上にTiSi₂膜16が形成される。この熱処理の温度は、例えば600℃以上とする。

【0030】次に、図7に示すように、例えばスパッタリング法により全面にTiN膜17を形成する。このTiN膜17は、配線コンタクト部におけるバリアメタルとして用いられるほか、後述のW膜17の下地に対する密着性を向上させるために用いられる。

【0031】次に、図8に示すように、例えばWF₆をW原料として用いたプラズマCVD法によりコンタクトホール15a~15dの内部におけるTiN膜17上にW膜18を堆積させた後、このW膜18のエッチバックを行い、このW膜18によりコンタクトホール15a~15dの内部が埋められた構造を形成する。

【0032】次に、スパッタリング法や真空蒸着法によりAlまたはAl合金の膜を全面に堆積させた後、この膜およびTiN膜17をエッチングによりパターンニングし、図9に示すように、W膜18とコンタクトするようにAl系の配線19~22を形成する。

【0033】この後、パッシベーション膜の形成などの必要なプロセスを経て、目的とする半導体装置を完成させる。

【0034】以上のように、この一実施例によれば、コンタクトホール15a~15dの内部におけるp+型拡散層13およびn+型拡散層14上に電気泳動法によりTi粒子2を堆積させ、熱処理を行ってTi粒子2をp+型拡散層13およびn+型拡散層14と反応させることにより、コンタクトホール15a~15dの内部におけるp+型拡散層13およびn+型拡散層14上にの

み、すなわちコンタクトホール15a～15dの底部にのみT_iS_i2膜16を形成することかできる。このため、このT_iS_i2膜16を形成するために従来のようにT_iN膜をスパッタリング法により全面に堆積させる必要がないので、スパッタリング法によりT_iN膜17を堆積させたときに、このT_iN膜17のうちのコンタクトホール15a～15dの上部のエッジ近傍に生じるオーバーハングを少なくすることができ、したがってこのオーバーハング部の下部のT_iN膜17が薄くなるのを防止することかできる。これによって、フランク・CVD法によりW膜18を堆積させる際に、WF₆ガスの侵入によりT_iN膜17の剥がれが生じ、半導体装置の不良が生じるという問題を解消することかできる。また、T_iN膜17のオーバーハングが少ないため、コンタクトホール15a～15dの内部に埋め込まれたW膜18中に空隙が発生するのを防止することができる。さらに、従来のように、WF₆ガスの侵入を防止する目的でT_iN膜17の膜質を向上させるために650℃程度の熱処理を行う必要がないので、その分だけ製造工程の簡略化を図ることができる。

【0035】以上、この発明の一実施例につき具体的に説明したか、この発明は、上述の実施例に限定されるものでなく、この発明の技術的思想に基づく各種の変形が可能である。

【0036】例えば、上述の一実施例においては、全面に堆積されたT_iN膜17を、その後に堆積されるA1またはA1合金の膜をバターンニングする際に同時にバターンニングしているか、T_iN膜17を全面に堆積させた後に基板表面に対して垂直な方向にエッチバックを行ってこのT_iN膜17のうちのコンタクトホール15a～15d以外の部分を除去し、その後に全面にA1またはA1合金の膜を堆積させ、この膜をバターンニングすることにより配線19～22を形成するようにしてもよい。

【0037】

【発明の効果】以上説明したように、この発明によれば、コンタクトホールの内部における第1の導電層上に電気泳動法により金属粒子を堆積させるようにしていることにより、フランク・CVD法などによりタングステン膜を堆積させてコンタクトホールを埋める場合に、バリアメタルとしてコンタクト部に用いられる窒化チタン膜の剥がれの問題を解消することかできるとともに、そのタングステン膜中に空隙が発生するのを防止するこ

とができる。

【図面の簡単な説明】

【図1】この発明の一実施例による半導体装置の製造方法において用いられる電気泳動装置を示す略線図である。

【図2】この発明の一実施例による半導体装置の製造方法を説明するための断面図である。

【図3】この発明の一実施例による半導体装置の製造方法を説明するための略線図である。

【図4】この発明の一実施例による半導体装置の製造方法を説明するための一部拡大断面図である。

【図5】この発明の一実施例による半導体装置の製造方法を説明するための断面図である。

【図6】この発明の一実施例による半導体装置の製造方法を説明するための断面図である。

【図7】この発明の一実施例による半導体装置の製造方法を説明するための断面図である。

【図8】この発明の一実施例による半導体装置の製造方法を説明するための断面図である。

【図9】この発明の一実施例による半導体装置の製造方法を説明するための断面図である。

【図10】この発明の他の実施例による半導体装置の製造方法を説明するための断面図である。

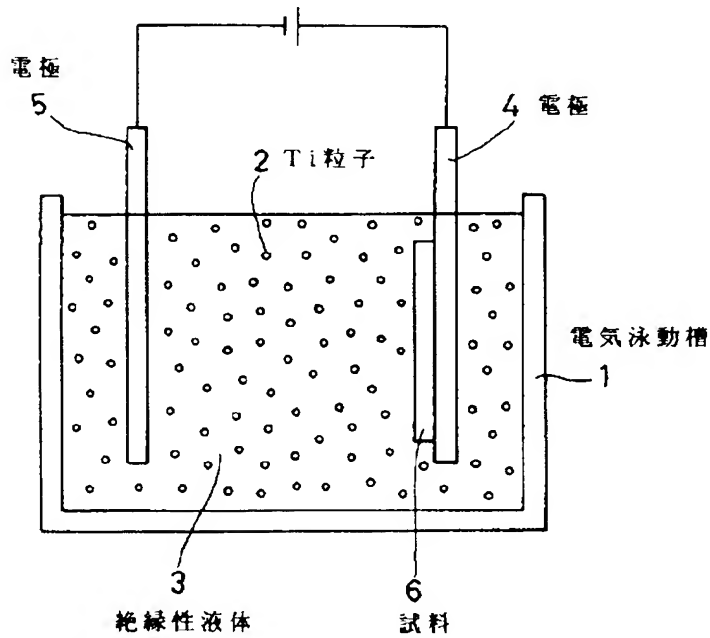
【図11】従来の半導体装置の製造方法を説明するための断面図である。

【図12】従来の半導体装置の製造方法を説明するための断面図である。

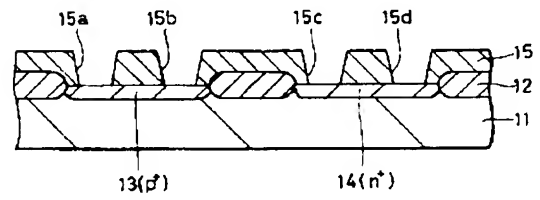
【符号の説明】

- 1 電気泳動槽
- 2 T_i粒子
- 3 絶縁性液体
- 4、5 電極
- 11 p型S_i基板
- 13 p+型拡散層
- 14 n+型拡散層
- 15 層間絶縁膜
- 15a～15d コンタクトホール
- 16 T_iS_i2膜
- 17 T_iN膜
- 18 W膜
- 19～22 配線

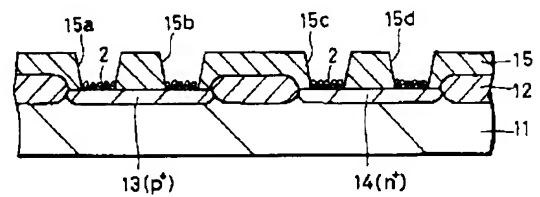
【図1】



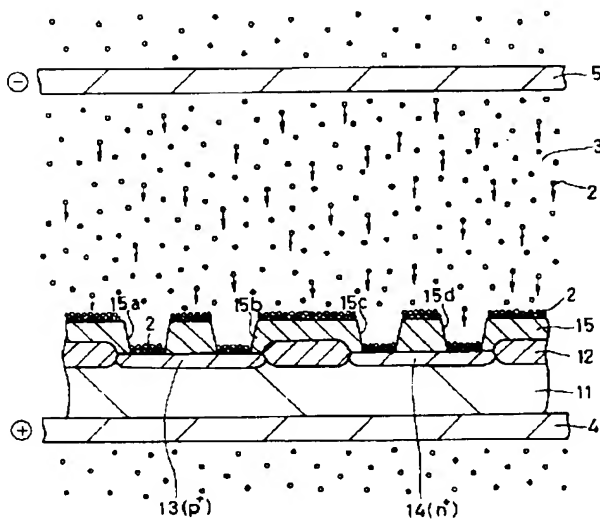
【図2】



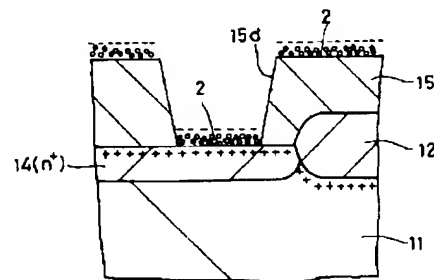
【図5】



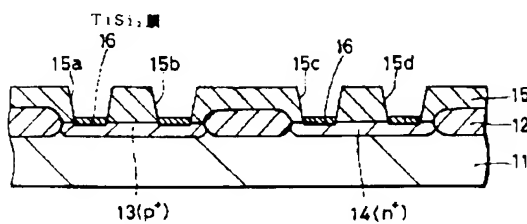
【図3】



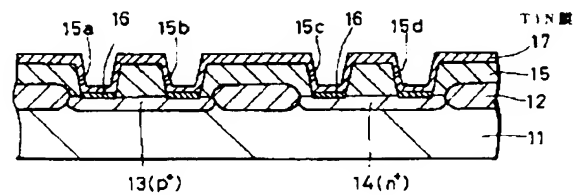
【図4】



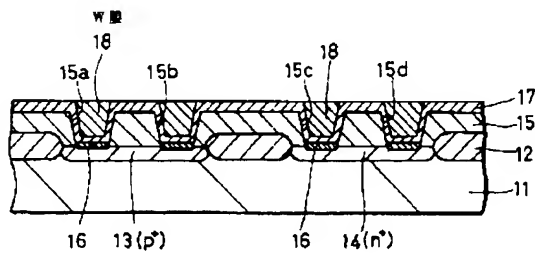
【図6】



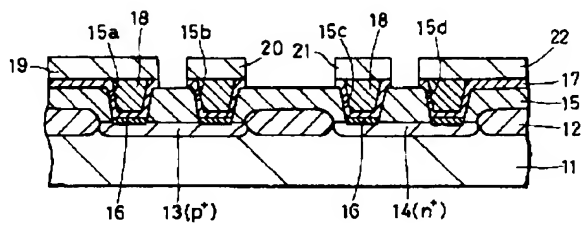
【図7】



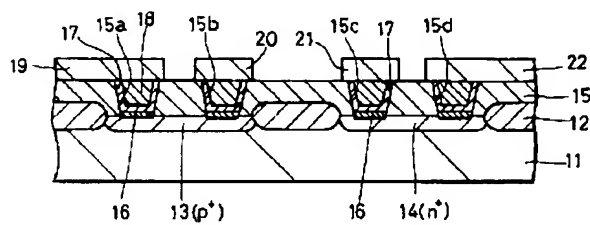
【図 8】



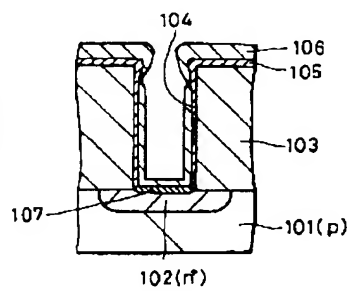
【図 9】



【図 10】



【図 11】



【図 12】

